



# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-172972

(43)Date of publication of application : 19.06.1992

(51)Int.Cl.

H02M 7/48

(21)Application number : 02-275984

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 15.10.1990

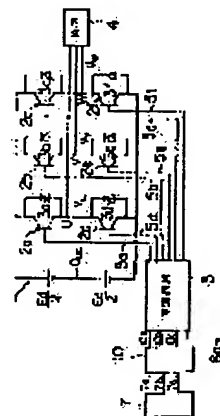
(72)Inventor : ARAKI HIROSHI

## (54) PWM POWER CONVERTING DEVICE

### (57)Abstract:

**PURPOSE:** To reduce voltage distortion of a low frequency by providing a linear interpolating means in which linear interpolation between preceding time and this time arithmetic values of an AC voltage command signal, output by sampling control arithmetic operation, is performed to correct the values as a modulated wave signal.

**CONSTITUTION:** A linear interpolating circuit 10, which performs linear interpolation of preceding time and present time arithmetic values of an AC voltage command signal output by sampling control arithmetic operation, is provided to linearly interpolate a staircase waveform in an arithmetic period of the sampling control arithmetic operation. That is, a differential amount between this time and preceding time arithmetic sinusoidal wave modulation control signals is calculated and divided by ratio of a carrier wave (triangular wave) frequency to a sampling frequency of digital control arithmetic operation. Next, 1/2 the differential amount is subtracted from a mean value of the this time and preceding time arithmetic sinusoidal wave modulation control signals to calculate the initial value. From the above constitution, a value of each carrier wave (chopping wave) frequency is added to the initial value and output to a comparator 8 of a modulating circuit 5.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑬ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平4-172972

⑤ Int.Cl.<sup>5</sup>

H 02 M 7/48

識別記号

F  
J

庁内整理番号

8730-5H  
8730-5H

⑬ 公開 平成4年(1992)6月19日

審査請求 未請求 請求項の数 1 (全4頁)

④ 発明の名称 PWM電力変換装置

⑪ 特 願 平2-275984

⑫ 出 願 平2(1990)10月15日

⑧ 発 明 者 荒 木 博 司 愛知県稲沢市菱町1番地 三菱電機株式会社稲沢製作所内  
⑦ 出 願 人 三 菱 電 機 株 式 有 限 公 司 東京都千代田区丸の内2丁目2番3号  
⑨ 代 理 人 弁 理 士 曾 我 道 照 外6名

# 明 細 書

## 1. 発明の名称

PWM 電力変換装置

## 2. 特許請求の範囲

サンプリング制御演算で出力される交流電圧指令の変調波信号と上記サンプリング制御演算のサンプリング周波数より高い周波数の搬送波信号とを比較して得られるパルス幅変調信号により制御されるPWM電力変換装置において、上記交流電圧指令信号の前回演算値と今回演算値の線形補間を行いその値を変調波信号として補正する線形補間手段を備えたことを特徴とするPWM電力変換装置。

## 3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は、PWM電力変換装置に関するもので、特に電圧歪みの発生防止技術に関するものである。

〔従来の技術〕

第5図は例えば特開平1-274669号公報に示され

た従来のPWM電力変換装置を示す図である。また、同図に示す変調回路(5)の詳細を第6図に、第6図における各部の信号波形図を第7図に示す。図において、(1)は直流電源、(2a)～(2f)は直流電源(1)に接続され3相の各アームを構成するスイッチング素子、(3a)～(3f)は各スイッチング素子に逆並列接続されたダイオード、(4)は誘導電導機などの負荷、(5)は変調回路、(6)は搬送波(三角波)発生器、(7)は変調制御信号発生器、(7a)～(7f)はそれぞれ位相が互いに120°ずれた正弦波変調制御信号(交流電圧指令信号)、(8)は比較器である。

上記構成においては、変調回路(5)で作成された変調信号(5a)～(5c)とそれらの各反転信号(5d)～(5f)とにより、各アームを構成するスイッチング素子(3a)～(3f)をオン、オフ制御して負荷(4)に供給される負荷電圧(インバータ出力電圧)を制御する。

また、搬送波(三角波)(6a)と各正弦波変調制御信号(7a)～(7c)と比較器(8)の出力(8a)～(8c)

の波形は第7図に示す通りであり、ここで、正弦波変調制御信号(7a)～(7c)はサンプリングデジタル制御演算を行うため、第8図に示された演算周期の階段波形となる。

〔発明が解決しようとする課題〕

従来のPWM電力変換装置は以上のように構成されており、誘導電動機などの負荷(4)の無騒音化を図るためには、IGBTなどの高速スイッチング素子を用い、また、スイッチング周波数を15～20kHzに高周波化するのに当然搬送波(三角波)(6a)の周波数を15～20kHzに高周波化し、さらに、サンプリングデジタル制御演算の演算周期を同様に搬送波(6a)の周期まで高速化する必要があった。ただ、これまではデジタル制御演算を行うマイクロプロセッサの能力にも制限され、搬送波(三角波)(6a)の周波数より低い周波数でしかデジタル制御演算を行うことができないため、正弦波変調信号(7a)～(7c)は搬送波(三角波)(6a)の周期より低い階段波形となり、PWM変調後、変調信号は低周波の電圧歪みを含み完全無

騒音化を図れないという問題点があった。

この発明は上記のような問題点を解消するためになされたもので、低周波の電圧歪みを低減する高周波PWM電力変換装置を得ることを目的とする。

〔課題を解決するための手段〕

この発明に係るPWM電力変換装置は、サンプリング制御演算で出力される交流電圧指令の変調波信号と上記サンプリング制御演算のサンプリング周波数より高い周波数の搬送波信号とを比較して得られるパルス幅変調信号により制御されるPWM電力変換装置において、上記交流電圧指令信号の前回演算値と今回演算値の線形補間を行いその値を変調波信号として補正する線形補間手段を備えたものである。

〔作用〕

この発明における線形補間手段は、サンプリング制御演算の演算周期の階段波形を線形補間することにより、サンプリング制御演算のサンプリング周波数に起因する搬送波(三角波)の周波数よ

り低い周波数の電圧歪みを低減する。

〔実施例〕

以下、この発明の一実施例を図について説明する。第5図及び第6図と同一部分は同一番号を付して示す第1図及び第2図において、新たな構成としての(10)はサンプリング制御演算で出力される交流電圧指令信号の前回演算値と今回演算値の線形補間を行う線形補間回路で、サンプリング制御演算の演算周期の階段波形を線形補間することにより、サンプリング制御演算のサンプリング周波数に起因する搬送波(三角波)の周波数より低い周波数の電圧歪みを低減するようになされている。

次に動作について上記線形補間回路(10)の動作フローチャートを示す第3図に従い説明する。まず、今回演算の正弦波変調制御信号と前回演算の正弦波変調制御信号の差分を算出する(S1)。次のステップS2でその差分に対し、搬送波(三角波)周波数とデジタル制御演算のサンプリング周波数の比で除算する。次のステップS3では今回演算

の正弦波変調制御信号と前回演算の正弦波変調制御信号の平均値から差分の $\frac{1}{2}$ を減算し初期値を算出する。以上より搬送波(三角波)周波数毎にその値を初期値に加算し変調回路(5)の比較器(8)に出力する(S4～S6)。これにより正弦波変調制御信号(7a)と線形補間回路の出力(10a)と搬送波(三角波)(6a)の波形は例えば第4図に示すものとなる。

なお、正弦波変調制御信号(7b)、(7c)についても同様であり、その後は従来例と同様な動作が実行される。

従って、上記実施例によれば、サンプリング制御演算の演算周期の階段波形を線形補間することにより、サンプリング制御演算のサンプリング周波数に起因する搬送波(三角波)の周波数より低い周波数の電圧歪みを低減することができる。

〔発明の効果〕

以上のように、この発明によれば、線形補間手段は、サンプリング制御演算で出力される交流電圧指令信号の前回演算値と今回演算値の線形補間

を行い、その値を変調波信号として別途入力されるサンプリング制御演算のサンプリング周波数より高い周波数の搬送波信号とを比較し、これにより得られるパルス幅変調信号を用いてPWM制御するようにしたため、サンプリング制御演算のサンプリング周波数に起因する搬送波（三角波）の周波数より低い周波数の電圧歪みは低減され、誘導電動機などの負荷が無騒音化され、騒音フィルタ等が不要になるという効果がある。

#### 4. 図面の簡単な説明

第1図と第2図はこの発明の一実施例を示すPWM電力変換装置のブロック図、第3図はこの発明の一実施例の動作を示すフローチャート、第4図は第2図における各部の信号波形図、第5図と第6図は従来のPWM電力変換装置と第5図における変調回路の詳細を示すブロック図、第7図は第6図における各部の信号波形図、第8図は第7図の信号波形の拡大図である。

(5) : 変調回路

(6) : 搬送波（三角波）発生器

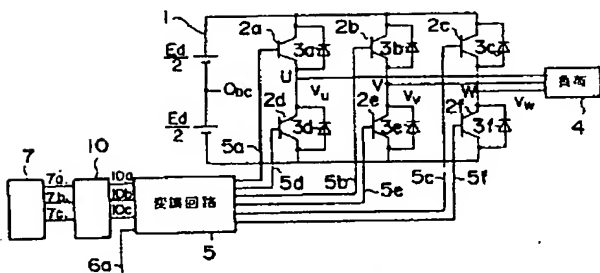
(7) : 変調制御信号発生器

(8) : 比較器

(10) : 線形補間回路

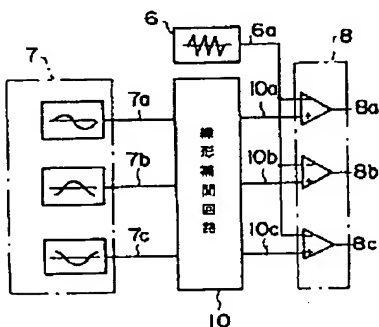
尚、各図中、同一符号は同一又は相当部分を示す。

代理人 山 崎 宗 秋

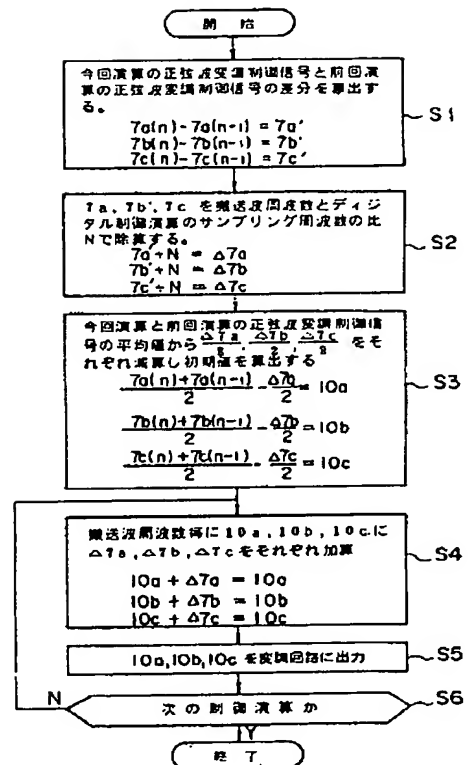


第 1 図

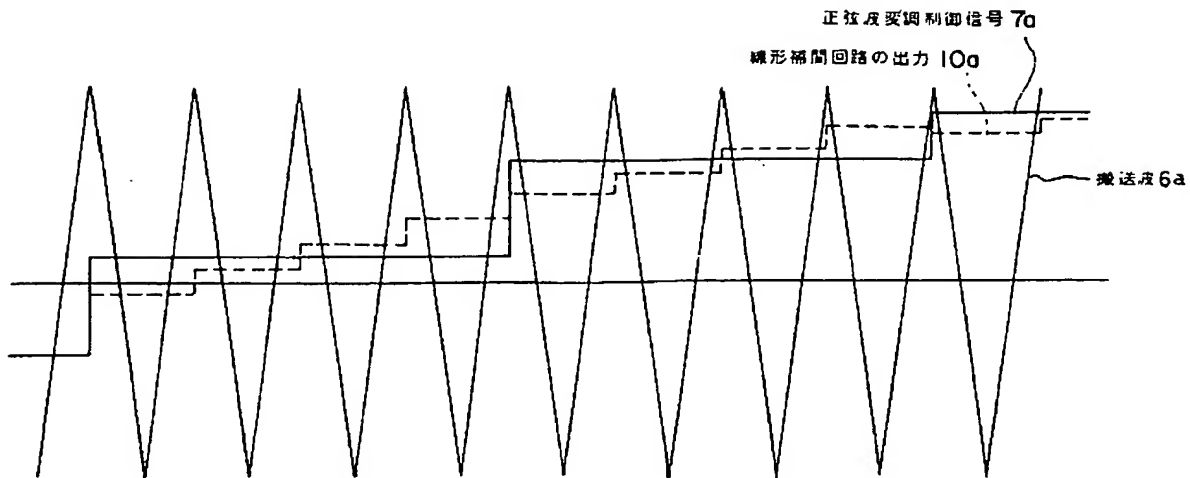
6:搬送波発生器  
7:変調制御信号発生器  
8:比較器



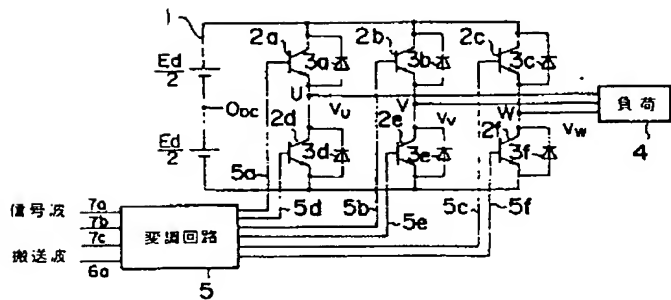
第 2 図



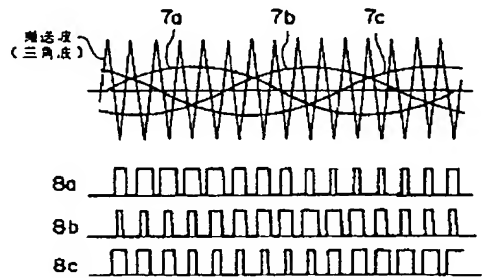
第 3 図



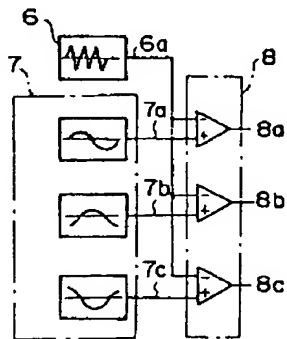
第 4 図



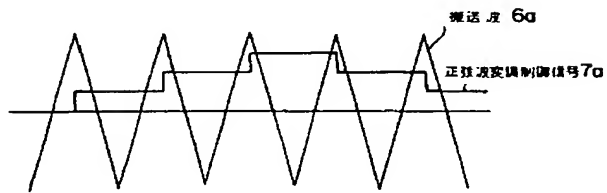
第 5 図



第 7 図



第 6 図



第 8 図